



בדיקות signoff אינטראקטיביות בשלב תכנון ה-Back-end



דני ריטמן

שוק תכנון השבבים משווע למערכות אינטראקטיביות יעילות שיאפשרו זיהוי ומניעה מוקדם של שגיאות בשלב ה-Back-end. מערכות כאלה יובילו לקיצור משמעותי בזמן התכנון של השבב ובזמן עד ליציאתו לשוק.

ד"ר דני ריטמן*,
Micrologic Design Automation

טכנולוגיות זמן-אמת חדשניות
שיטות בדיקה מהפכניות המיושמות עם גישות ואלגוריתמים מתמטיים חדשניים הינם כורח המציאות כשמעוניינים לספק טכנולוגיות בדיקה אינטראקטיביות יעילות עבור שבבים, המיוצרים בתהליכי ננומטר מתקדמים. דבר זה יצמצם משמעותית את תהליך "ההלוך-ושוב" בשלב ה-signoff ויעלה את ה-Productivity של תהליך התכנון כולו.

טכנולוגיות חדשניות נדרשות בתחום זה, לא רק עבור תחום הננומטר, אלא גם עבור שבבים המיוצרים לתעשיות הרכב ותחום ה-Analog וה-RF, שבהם השבבים עובדים עם זרמים מתחים ותדרים גבוהים וחשופים לבעיות חמורות של אמינות וייצור. לדוגמה, בתחום הגאומטרי (DRC) אחד האתגרים העומדים בפני טכנולוגיות זמן-אמת הוא כיצד לנתח מידע היררכי המתפרש על רמות רבות. כמה גישות אומצו בעבר אך הכיוון הכללי היה ביטול המבנה היררכי של ה-Layout וביצוע הבדיקה על flat layout. התקדמות מסוימת התרחשה עם הזמן והטכנולוגיות הציגו יכולות של Flat Analysis עם Hierarchical Report. באופן כזה, המתכנן יכול היה לאבחן שגיאות גאומטריות במבנה היררכי כאשר העיבוד הממוחשב עדיין התבצע על flat layout.

כיום גם טכניקה זו כבר אינה יעילה במיוחד עבור שבבים גדולים ומורכבים, שכן ריבוי המידע והחוקים המתוחכמים מצריך אלגוריתמים מתמטיים חכמים ושיטות גישה חדשניות בכדי לבצע עיבוד גאומטרי בזמן אמת. עיבוד המידע צריך להתבצע באופן היררכי אמיתי (כמו כלי sign-off) תוך ישום מערכת זמן-אמת. באם נוסף את האתגרים האחרונים, חיבוריות חשמלית (Connectivity) ובדיקות יצור (DFM) הרי שנקבל מערכת מורכבת ביותר.

של הפריקט ועמידה בזמני tapeout. המרוץ של חברות ה-EDA אחר התקדמות תהליכי הננומטר הינו תמידי, המוצרים שהן מציעות רצים באצווה (batch) ודורשים מהמתכנן "לדלג" באופן שוטף בין כלי התכנון לכלי הבדיקה.

בדיקות signoff אינטראקטיביות

בעשור האחרון החלו חברות EDA לפתח פתרונות אינטראקטיביים יחודיים, המבצעים בדיקות מקדימות, בזמן אמת, תוך כדי בנית ה-Layout. כיום קיימות טכנולוגיות אינטראקטיביות, המאפשרות זיהוי מוקדם של כשלי חיבוריות חשמלית (LVS), טעויות גאומטריות (DRC) ובעיות אמינות (RV). מערכות אלו מבצעות בדיקות DRC, LVS ו-RV תוך כדי עבודת העריכה ומאפשרות למתכנן ה-Layout לזהות ולתקן בעיות בשלב מוקדם של התכנון.

בתחילת העשור הטכנולוגיות אלו סיפקו פתרונות סבירים לזיהוי ומניעה של שגיאות תכנון בשלב מוקדם, דבר שגרם לסבב קצר יותר של ריצות signoff ולשיפור זמני התכנון באופן כללי. עם ההתקדמות המהירה של תהליכי הננומטר נוצר פיגור משמעותי ביכולות של טכנולוגיות אינטראקטיביות עקב הקושי להתמודד עם כללי התכנון המורכבים והמסובכים.

הדרישה לבצע עיבוד גאומטרי של חוקי תכנון מורכבים בזמן אמת הפכה להיות לאתגר מתמטי ואלגוריתמי ברמות קושי גבוהות. באם נבחנו את מגוון הבדיקות הנוספות, הנדרשות לבצוע בתהליכי ננומטר מתקדמים (Reliability, DFM), כיום יש כלים אינטראקטיביים המתממשקים לכלי התכנון הקיימים המסוגלים לספק פתרונות מוקדמים בזמן אמת ולקצר באופן משמעותי את זמני בדיקות ה-signoff הנוכחיים.

הדרישה לשבבים חדשניים, מהירים ומורכבים יותר גוברת מידי שנה ומכתיבה תהליכי יצור מתקדמים וגאומטריות קטנות ומורכבות יותר. הליכי הייצור המתקדמים מחייבים עמידה בכללי תכנון מתוחכמים יותר. ככל שגאומטריות תהליכי הייצור יורדות נדרשות בדיקות כללי תכנון (DRC), בדיקות אמינות (Reliability) ובדיקות יצור (DFM) רבות ומורכבות יותר.

הבדיקה הבסיסית והמשמעותית ביותר הינה בדיקת כללי התכנון הגאומטריים (DRC). השבבים המתוכננים בתהליכי ננומטר מתקדמים מצריכים תמיכה בחוקים גאומטריים מסובכים, דבר שמאריך באופן משמעותי את זמן הבדיקה והתיקון בשלב ה-signoff. תופעה זו משפיעה באופן ישיר על זמן התכנון הכללי של השבב. זמני ה-tapeout הולכים ומתארכים וחמור מזה, עקב בדיקות נוספות ומחמירות של אמינות וייצור, מועדי סיום הפרויקטים ויציאת שבבים לשווקים נדחים באופן משמעותי.

סבך חוקי הננומטר

אם בהליכי יצור ישנים היו עשרות חוקי תכנון (Rules DRC) פשוטים יחסית, הרי שבתהליכי ננומטר מתקדמים קיימים אלפי חוקים כאלו והם מורכבים ומסובכים באופן משמעותי. בנוסף ישנם גם חוקים מומלצים בהתאמה להליכי הייצור (DFM). קטגוריה נוספת של חוקים שנוצרה עם מורכבותם של תהליכי ננומטר הינה חיבוריות חשמלית (Connectivity Rules) המתחשבים בחיבוריות חשמלית של מרכיבי ה-Layout. בדיקות חוקים אלו דורשת עיבוד Layout ברמה גבוה ומסובכות יותר ומצריכה זמן ריצה ארוך ופיתוח טכנולוגיות חדשניות. כיום שלב ה-signoff מובנה מתהליך "הלוך-ושוב" בין כלי התכנון לבדיקה תופעה מיגעת הגורמת להארכת זמן התכנון הכללי

* ד"ר דני ריטמן הוא מייסד ו-CTO בחברת Micrologic Design Automation. דני הינו אחד המיסדים ומנהל הפיתוח של חברת BINDKEY שנקנתה ע"י חברת DuPont ועסקה בפיתוח תוכנות EDA. דני פעיל מזה למעלה מ-20 שנה בתחום ה-Back-end בתפקידי ישום ותכנון שונים. גיסינו כולל נהול פרויקטי תוכנה בתחומי ה-DRC, אמינות (Reliability) ויצור (DFM) בחברות כגון אינטל, IBM, QUALCOMM, LATTICE, DIGITAL ועוד. דני בעל תואר PHD במדעי המחשב מאוניברסיטת ייל בארה"ב. ניתן לפנות אליו בכתובת: Danny.Rittman@micrologic-da.com

